

高精度电压基准和偏置电路自动化测试系统

常昊

南方科技大学 电子与电气工程系, 中国·广东 深圳 518055

摘要: 针对实验室 Reference voltage & current 板 mini-PCIE 接口多路电压与电流的高精度测试需求, 设计了一套基于树莓派的自动化测试系统。系统以 ADS1256 24 位 ADC 与 ADR4550 精密基准构建核心采集链路, 以 INA240A3 电流检测放大器配合 $0.1\ \Omega$ 开尔文四端采样电阻实现微安级电流检测, 通过 4 片 CD4051 同步多路复用阵列实现 10 路电压与 10 路电流的自动轮询。硬件贯彻模拟 / 数字分区、星型单点接地等抗干扰策略, 采用 TPS7A4700+ADR4550 两级稳压。

关键词: 电压基准; 偏置电路; ADS1256; INA240A3; 多路复用; 树莓派; 自动化测试; 抗干扰设计

Automated High-Precision Measurement System for Voltage References and Bias Circuits

Chang Hao

School of Electrical and Electronic Engineering, Southern University of Science and Technology, China Guangdong Shenzhen 518055

Abstract: This paper presents an automated high-precision measurement system for multi-channel voltage references and bias currents, developed for the Reference Voltage & Current board interfaced via mini-PCIE. The system integrates an ADS1256 24-bit delta-sigma ADC with an ADR4550 buried-Zener voltage reference as the core digitization chain, and employs INA240A3 current-sense amplifiers with $0.1\ \Omega$ four-terminal Kelvin shunt resistors for sub- μA current detection. A synchronous multiplexing array of four CD4051 analog switches, driven by three Raspberry Pi GPIO lines, performs automated sequential polling of ten voltage and ten current channels. The hardware enforces analog/digital domain partitioning with star single-point grounding, and adopts a two-stage regulation architecture (TPS7A4700 + ADR4550) to suppress supply-induced noise.

Keywords: Voltage reference; Bias circuit; ADS1256; INA240A3; Multiplexing; Raspberry pi; Automated test; Anti-interference design

0 引言

电压基准和偏置电路是模拟与混合信号集成电路的基础功能模块, 其输出稳定性直接决定 ADC、DAC、运算放大器及传感器读出电路的工作精度^[1-2]。参考电压板的输出需在板级验证: 基准精度与温漂、偏置电流的稳定性, 对后续流片有决定性影响。因此, 多通道电压基准与偏置电流的自动化高精度测量是模拟电路验证中不可避免的需求。

传统手动测试效率低、重复性差, 且两线制接线将 PCB 寄生电阻混入测量回路, 难以满足微伏级电压与微安级电流的检测要求。开发集成化、自动化的高精度多通道测试系统具有明确的现实意义。

本文针对实验室 Reference voltage & current 板 mini-PCIE 接口的实际测试需求, 设计并实现了一套完整的高精度电压基准和偏置电路自动化测试系统。

1 系统设计

1.1 设计目标与核心技术指标

本系统以树莓派为主控核心, 集成高精度 ADC 与专用信号调理电路。设计目标: 支持 10 路电压与 10 路电流的自动轮询测量, 程控切换替代手动操作; 电压分辨率 0.01mV 量级, 电流 $0.1\ \mu\text{A}$ 量级; 采用主控 + 转换 + 调理 + 复用 + 基准与电源 + 显示的分层模块化架构; 从原理图、器件选型、PCB 布局到软件滤波系统性地抑制噪声耦合。

1.2 系统总体架构

系统以树莓派为主控核心, 围绕 ADS1256 高精度 ADC 构建信号采集链路, 总体架构如图 1 所示。

被测板的电压信号经前端限幅保护后送入 4 片 CD4051 构成的多路复用阵列; 电流信号流经 $0.1\ \Omega$ 采样电阻转换为压降, 由 INA240A3 以 $100\ \text{V/V}$ 增益放大后送入

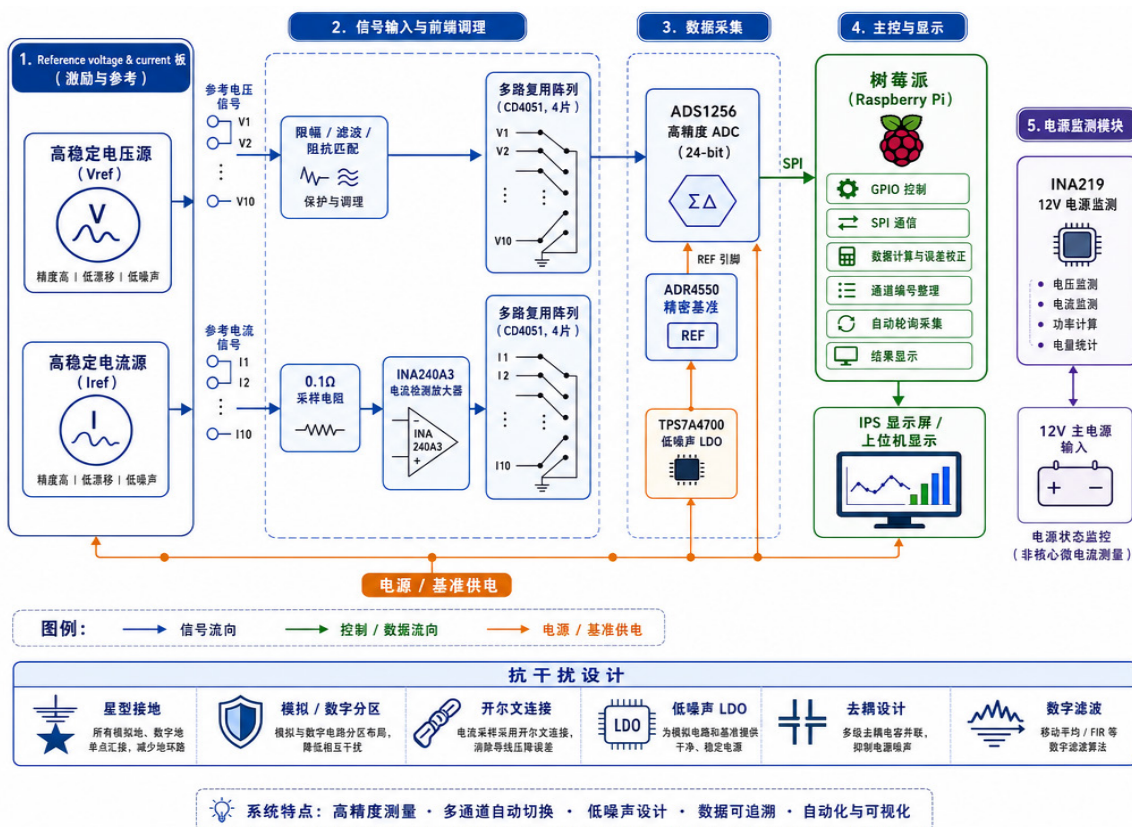


图1 高精度自动化测试系统总体架构图

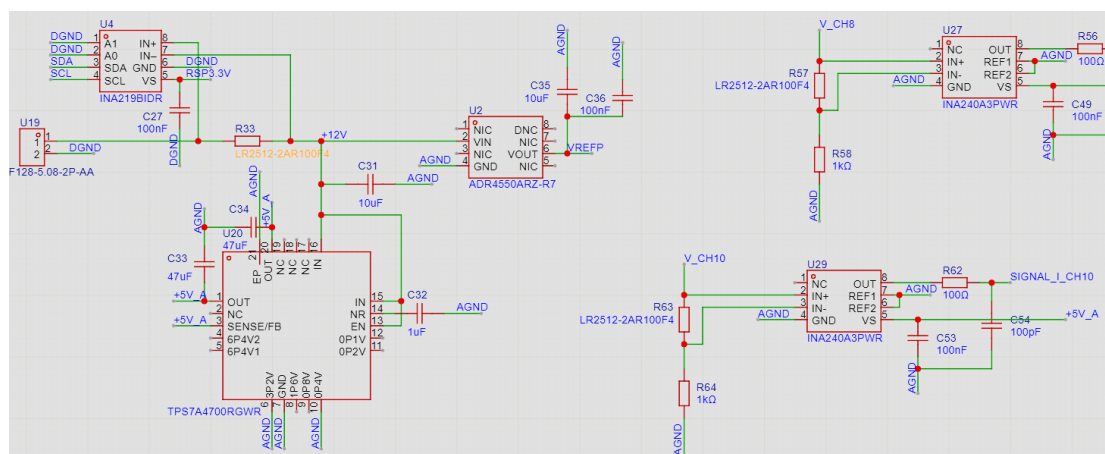


图2 硬件总设计原理图(局部)

复用阵列。复用阵列在树莓派 GPIO 控制下分时选通, 选中信号接入 ADS1256 进行 24 位模数转换, 数字量经 SPI 传输至树莓派, 由 Python 程序完成换算与校正后实时刷新至 IPS 显示屏。

系统由七部分构成: 树莓派 4B 主控 (GPIO 与 SPI 通信、数据处理与显示); ADS1256 24 位 $\Sigma-\Delta$ 型 ADC (内置 PGA 和数字滤波器); 10 路 INA240A3 电流检测放大器, 配 $0.1\ \Omega$ 四端采样电阻, 开尔文连接; 4 片 CD4051 模拟开关, 地址线并联, 最少 GPIO 实现 20 路选通; ADR4550 精密基准 (5V、温漂 $2\ \text{ppm}/^\circ\text{C}$); TPS7A4700

低噪声 LDO ($4\ \mu\text{VRMS}$) 配合 ADR4550 两级稳压; IPS 屏 SPI 实时可视化, 见图 2。

2 理论分析与器件选型

2.1 电压测量精度分析

ADS1256 为 24 位 $\Sigma-\Delta$ 型 ADC, 二进制补码输出。在单端模式下, 基准电压 $V_{\text{REF}} = 5\ \text{V}$, PGA 增益为 1, 则 LSB 对应电压为:

$$V_{\text{LSB}} = V_{\text{REF}} / 2^{23} \approx 5\ \text{V} / 8,388,608 \approx 0.298\ \mu\text{V}$$

该理论分辨率约 $0.3\ \mu\text{V}$, 远优于设计目标 $0.01\ \text{mV}$ ($10\ \mu\text{V}$), 量化裕度充足。

2.2 电流测量精度分析

电流测量链路以 $0.1\ \Omega$ 高精度合金采样电阻作为 I-V 转换元件。以 $0.1\ \mu\text{A}$ 为例, 压降仅 $0.01\ \mu\text{V}$, 远低于 ADC 的 LSB, 需在 ADC 前端引入增益级。

INA240A3 为固定增益 $100\ \text{V/V}$ 的零漂移电流检测放大器, 其输出电压为:

$$V_{\text{out}} = G \times I \times R_{\text{shunt}} = 100 \times I \times 0.1\ \Omega$$

系统理论最小可分辨电流为:

$$I_{\text{min}} = V_{\text{LSB}} / (G \times R_{\text{shunt}}) = 0.298\ \mu\text{V} / (100 \times 0.1\ \Omega) \approx 0.0298\ \mu\text{A}$$

该值满足设计目标。INA240A3 的 CMRR 典型值 $130\ \text{dB}$, 可有效抑制共模干扰。

2.3 噪声分析与抑制策略

电阻在绝对温度 T 下因电子热运动产生约翰逊噪声, 其均方根噪声电压为:

$$v_n = \sqrt{(4k_B T R \Delta f)}$$

其中 $k_B = 1.38 \times 10^{-23}\ \text{J/K}$ 为玻尔兹曼常数, R 为等效电阻, Δf 为带宽。 $0.1\ \Omega$ 采样电阻在室温 (300K) 和 10Hz 等效带宽下热噪声约 $4\ \text{pV} / \sqrt{\text{Hz}}$ 量级。系统总噪声还来自放大器输入电压噪声 (INA240A3 约 $40\ \text{nV} / \sqrt{\text{Hz}}$)、基准噪声及电源耦合噪声。

系统从硬软两层面抑制噪声。硬件层面: 低噪声薄膜电阻、低温漂基准源, TPS7A4700 ($4\ \mu\text{VRMS}$) + ADR4550 ($1\ \mu\text{Vp-p}$) 两级稳压逐级滤除纹波与高频分量, PCB 贯彻模拟 / 数字地分区与星型单点连接。软件层面: ADS1256 内部 Sinc 滤波器压缩等效噪声带宽, 多次平均压制随机噪声。

2.4 核心器件选型分析

器件选型遵循高精度、低噪声、高可靠性原则, 核心器件选型如下。

ADS1256: $24\ \text{位 } \Sigma-\Delta$, $30\ \text{kSPS}$, 内置 PGA ($1\sim 64$ 倍) 与数字滤波器, SPI 接口。数据手册给出的 $23\ \text{位}$ 无噪声分辨率 (PGA=1、 $2.5\ \text{SPS}$) 表明该器件在极低带宽下可逼近理想精度。

INA240A3: 零漂移架构, 输入失调电压 $\pm 5\ \mu\text{V}$, 温漂 $\pm 50\ \text{nV}/^\circ\text{C}$, CMRR $130\ \text{dB}$, 固定增益 $100\ \text{V/V}$ 。选择 $100\ \text{V/V}$ 源于权衡: 过高增益使输出饱和, 过低则微弱信号接近噪声底限。 100 倍增益下 $0.1\ \mu\text{A}$ 对应 $1\ \mu\text{V}$ 输出, 配合多次平均可提取。

ADR4550: $5\ \text{V}$ 输出, 初始精度 $\pm 0.02\%$, 温漂 $2\ \text{ppm}/^\circ\text{C}$, $0.1\sim 10\ \text{Hz}$ 噪声 $1\ \mu\text{Vp-p}$ 。埋层齐纳架构, 低

$1/f$ 噪声特性适合 $24\ \text{位}$ ADC 系统的基准需求。

CD4051: $8\ \text{选} 1\ \text{CMOS}$ 模拟开关, 导通电阻 $125\ \Omega$ ($V_{\text{DD}}=5\ \text{V}$), 串扰 $-50\ \text{dB}$ ($1\ \text{MHz}$)。电压通道中 $125\ \Omega$ 与 ADC 高输入阻抗 ($>1\ \text{M}\Omega$) 分压引入的误差可忽略。电流通道采用“先放大、后复用”架构避开导通电阻对微弱信号的影响。通道漏电流极小 ($\pm 0.01\ \text{nA}$), 测量影响可忽略。

TPS7A4700: 输出噪声 $4\ \mu\text{VRMS}$ ($10\ \text{Hz}\sim 100\ \text{kHz}$), PSRR $82\ \text{dB}$ ($100\ \text{Hz}$), 最大输出 $1\ \text{A}$ 。对 $12\ \text{V}$ 外部供电第一级净化, 衰减高频纹波; ADR4550 取电后二次稳压。

3 硬件设计与实现

3.1 高精度电流信号调理模块

电流信号调理是本系统最关键的模拟前端设计环节。 $0.1\ \mu\text{A}$ 电流在 $0.1\ \Omega$ 采样电阻上仅产生 $0.01\ \mu\text{V}$ 压降, 信号调理电路需在极高信噪比条件下工作。

采样电阻选用 $0.1\ \Omega$ 合金电阻, 降低自热效应对阻值稳定性的影响。采用开尔文四端连接: 承载电流的“力线”从电阻焊盘外侧接入, 检压的“感线” (INA240A3 差分输入端) 从焊盘内侧中心引出, 本质是解耦电流与电压路径。设走线寄生电阻为 R_{trace} , 两线制下 R_{trace} 与被测电阻串联, 数 $\text{m}\Omega$ 走线即可造成百分之几的误差。开尔文连接下 INA240A3 高输入阻抗 ($>1\ \text{M}\Omega$) 使感线电流趋零, 消除寄生影响。

放大器配置: INA240A3 差分输入、单端输出, 内置 EMI 滤波器。输出经低通 RC 滤波 (截止频率约 $1.6\ \text{kHz}$) 后送入 CD4051 阵列。

3.2 多路复用阵列设计

系统需采集 $20\ \text{路}$ 模拟信号 ($10\ \text{路电压} + 10\ \text{路电流}$), 而 ADS1256 的模拟输入通道有限。设计了基于 $4\ \text{片}$ CD4051 的同步多路复用阵列, 如图 2 所示。

$4\ \text{片}$ CD4051 的地址引脚 (A、B、C) 全部并联, 由树莓派 $3\ \text{个}$ GPIO 统一控制。每个地址周期内 $4\ \text{片}$ 同步选通, $4\ \text{路}$ 信号接入 ADS1256 的 $4\ \text{个}$ 差分输入, 循环 $8\ \text{个}$ 地址完成全部通道轮询。

CD4051 使能引脚独立控制, 切换间隙输出高阻态防止瞬态串扰。切换后延时约 $1\ \text{ms}$, 待模拟开关建立稳定导通状态后再触发 ADC 采样。

3.3 模数转换与精密基准模块

ADS1256 通过 SPI 接口 (SCLK、DIN、DOUT、DRDY、CS) 与树莓派通信, DRDY 下降沿触发数据读取。外部晶振 $7.68\ \text{MHz}$, 有利于 $50\ \text{Hz}$ 工频及其谐波处形成陷波

零点。

ADR4550 为 ADS1256 提供独立 5 V 参考电压, VREF 走线短且远离数字信号线, 输出端与 VREF 引脚处各布置 10 μ F 钽电容和 0.1 μ F 陶瓷电容双级去耦。

3.4 低噪声供电设计

供电质量是制约高精度模拟系统性能的关键因素, 本系统采用两级级联稳压架构。

外部 12 V 进入 TPS7A4700, 输出约 6.5V 预稳压电压, 4 μ VRMS 噪声和 82 dB 低频 PSRR 有效衰减外部纹波与高频噪声。预稳压后分两路: 一路直供模拟电路 (INA240A3、CD4051 等); 另一路经 ADR4550 二次精密稳压输出 5 V 专供 ADS1256 参考引脚。第一级 LDO 粗调, 第二级基准在小压差下发挥最优噪声性能。

此外, 通过 INA219 模块监测 12 V 主电源电压与电流, 实现电源实时监控与异常告警。

3.5 PCB 布局布线与抗干扰设计

对于同时包含高精度模拟与高速数字电路的混合系统, PCB 物理设计直接决定最终性能。本系统贯彻以下设计准则:

模拟 / 数字分区: PCB 严格划分模拟区 (左) 和数字区 (右), 模拟信号从左至右单向流动。ADS1256 置于交界处, 模拟侧引脚 (AIN、VREF) 朝向模拟区, 数字侧 (SPI、DRDY) 朝向数字区。

星型单点接地: AGND 与 DGND 各自独立铺铜, 仅在 ADS1256 下方通过 0 Ω 电阻单点连接, 阻断数字电路高速开关电流通过共享地阻抗耦合至模拟信号回路。

贴身式去耦: 每个有源器件电源引脚 2 mm 内布置 0.1 μ F 高频陶瓷电容, 关键模拟器件另加 10 μ F 钽电容, 遵循“先小后大、就近放置”原则。

关键信号短路径布线: 采样电阻至 INA240A3 的差分走线采用等长、紧耦合布线, 减小环路面积降低磁场耦合。VREF 和模拟输入走线短直, 避免穿越数字区域。系统 PCB 模块化分区布局如图 3 所示。

4 软件系统设计

4.1 软件总体架构

软件基于 Python 3 编写, 运行于树莓派, 采用模块化架构: 各硬件功能封装为独立模块, 由主程序统一调度。

4.2 核心功能模块

GPIO 模块封装 CD4051 地址线与使能控制, 管理 INH 时序 (禁能→切换→延时→使能)。ADS1256 驱动模块通过 SPI 通信, 封装寄存器配置、DRDY 查询和 24 位原始码读取。数据换算模块根据基准电压、PGA 增益等参数换算电压 / 电流值, 维护通道映射表, 支持校准参数。显示模块驱动 IPS 屏格式化输出。

主程序遍历通道, 依次执行通道切换、连续采样并刷新显示, 监控 INA219 电源数据, 供电异常时触发告警。

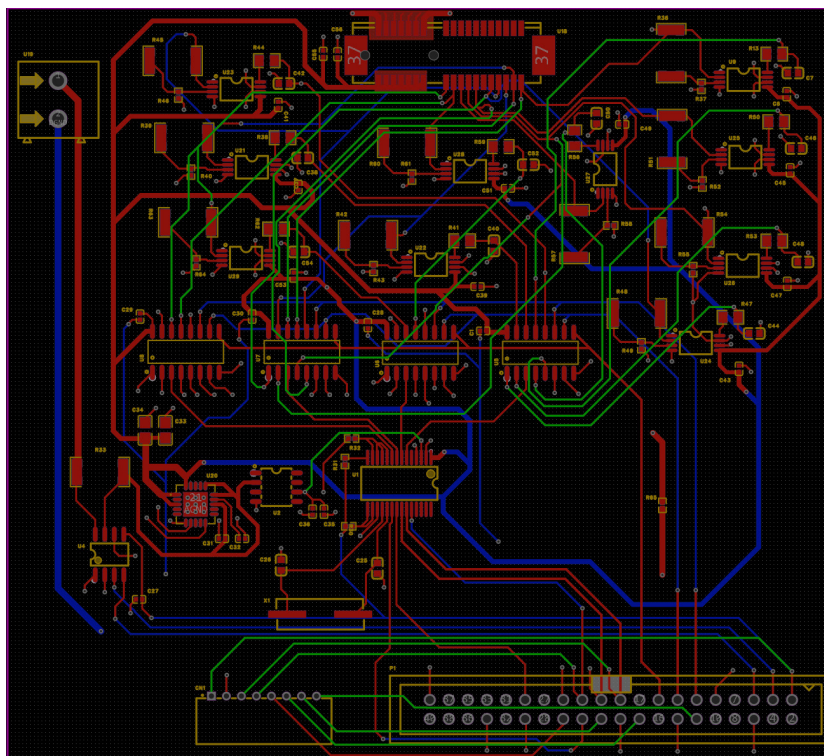


图3 PCB模块化分区布局实拍图

系统运行界面如图 4 所示。

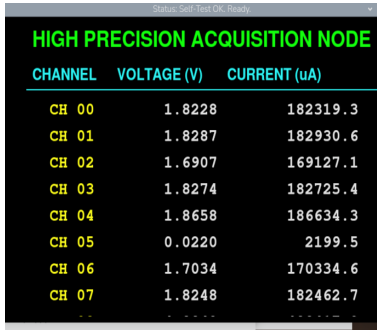


图4 系统代码运行结果图

5 实验结果与分析

5.1 测试平台与测试方法

测试平台由本系统 PCB（集成 ADS1256、INA240A3 阵列、CD4051 阵列、ADR4550、TPS7A4700 及外围电路）、树莓派 4B、IPS 显示屏、12 V 直流电源及实验室测试板构成。

测试方法：测试板通过 mini-PCIE 接口与系统 PCB 连接，上电自动测试，依次扫描 10 个电压通道，每通道连续采样 10 次取算术平均。同时以校准数字万用表手动测量值作为参考，计算绝对误差与相对误差。

10 通道电压测量结果如表 1 所示。

表1 多通道电压测量结果对比

通道	系统测量值 / mV	参考值 / mV	绝对误差 / mV	相对误差
CH0	1820	1823	-3	0.16%
CH1	1821	1829	-8	0.44%
CH2	1687	1691	-4	0.24%
CH3	1824	1827	-3	0.16%
CH4	1847	1866	-19	1.02%
CH5	2	3	-1	近零点通道*
CH6	1701	1703	-2	0.12%
CH7	1829	1825	+4	0.22%
CH8	4063	悬空	—	—
CH9	4061	悬空	—	—

*注：CH5为近零点通道，绝对误差1 mV，相对误差在近零区域不具有统计意义，以绝对误差作为评价标准。

5.2 结果分析与误差讨论

测试结果表明，多数有效通道与参考值接近。除 CH4 外各有效通道相对误差优于 0.5%，满足设计目标。CH8、CH9 悬空，不纳入有效评价。由于参考仪器误差，手动万用表本身存在固有测量误差，该误差直接传递至对比结果中。同时，模拟开关存在导通电阻。热电动势 PCB 不同金属结点形成热电偶，温度梯度产生微伏级热电动势。系统

当前采用简单算术平均，后续可引入中值滤波、滑动平均或卡尔曼滤波改善动态性能。

本文针对多通道电压基准和偏置电路的高精度测试需求，设计并实现了基于树莓派的自动化测试系统。系统以 ADS1256 与 ADR4550 构建核心采集链路，INA240A3 配合开尔文采样电阻实现微安级电流检测，CD4051 同步多路复用阵列实现 20 路信号分时轮询，采用 TPS7A4700+ADR4550 两级稳压与系统化抗干扰 PCB 设计保障测量稳定性。

参考文献：

- [1] Horowitz P, Hill W. The Art of Electronics[M]. 3rd ed. Cambridge: Cambridge University Press, 2015.
- [2] Keithley Instruments. Low Level Measurements Handbook: Precision DC Current, Voltage, and Resistance Measurements [M/OL]. 7th ed. Cleveland: Keithley Instruments, 2016.
- [3] Raspberry Pi Ltd. Raspberry Pi 4 Model B Datasheet [EB/OL]. <https://datasheets.raspberrypi.com/rpi4/raspberry-pi-4-datasheet.pdf>.
- [4] Texas Instruments. ADS1256 Very Low Noise, 24-Bit Analog-to-Digital Converter[EB/OL]. <https://www.ti.com/lit/ds/symlink/ads1256.pdf>.
- [5] Analog Devices. ADR4550 Ultralow Noise Voltage Reference[EB/OL]. https://www.analog.com/media/en/technical-documentation/data-sheets/ADR4520_4525_4530_4533_4540_4550.pdf.
- [6] Texas Instruments. INA240 Current-Sense Amplifier [EB/OL]. <https://www.ti.com/lit/ds/symlink/ina240.pdf>.
- [7] Texas Instruments. CD4051B CMOS Analog Multiplexers/Demultiplexers[EB/OL]. <https://www.ti.com/lit/ds/symlink/cd4051b.pdf>.
- [8] Texas Instruments. TPS7A47 36-V, 1-A, 4-μ VRMS, RF LDO Voltage Regulator[EB/OL]. <https://www.ti.com/lit/ds/symlink/tps7a47.pdf>.
- [9] Ott H W. Electromagnetic Compatibility Engineering [M]. Hoboken: John Wiley & Sons, 2009.
- [10] Kester W. The Data Conversion Handbook[M]. Burlington: Newnes, 2005.

作者简介：常湔（2005.09—），男，广东深圳人，本科，学生，研究方向：光电信息科学与工程。